

## Analisis dan Performa Disain Tujuh Step Multilevel Inverter

Setiyono

Jurusan Teknik Elektro, Fakultas Teknologi Industri Universitas Gunadarma, Depok, Jawa Barat 16424, Indonesia  
*Email:* setiyono@staff.gunadarma.ac.id

### *Abstract*

*The Seven Step multilevel inverter has 3 H – Bridge switching circuits which are designed from transistor and IGBT semiconductor circuits. The performance of the switches is regulated by the ignition unit which consists of pulses of frequency with a certain ignition angle. This pulse determines the output voltage form of the H-Bridge multilevel inverter circuit. The output voltage form is a square pulse. There are seven step output voltage levels that are close to a sinusoidal shape, but still contain high levels of harmonics. This large Total Harmonic Distortion (THD) can be overcome by increasing the number of levels or steps in the output voltage by adding an H-Bridge strand to the next level. The modeling of this 7step multilevel inverter circuit is designed using Matlab Simulink Tools.*

**Keywords:** Seven levels Inverter, Total Harmoic Distortion (THD)

### *Abstrak*

*Tujuh Step multilevel inverter memiliki 3 buah susunan rangkaian H – Bridge pensaklaran (switching) yang didesain dari rangkaian semikonduktor transistor maupun IGBT. Kinerja saklar saklar tersebut di atur oleh unit penyalaan yang terdiri dari pulsa pulsa berfrekuensi dengan sudut penyalaan tertentu. Pulsa pulsa ini menentukan bentuk tegangan keluaran dari rangkaian H-Bridge multilevel inverter. Bentuk tegangan keluaran berupa pulsa persegi . Ada tujuh step tingkat tegangan keluaran yang sudah mendekati bentuk sinusoida , namun masih mengandung tingkat harmonis yang tinggi. Total Harmonic Distortion (THD) yang besar ini dapat diatasi dengan meningkatkan jumlah level atau step pada tegangan keluaran dengan menambahkan untai H- Bridge ke tingkat berikutnya. Pemodelan rangkaian 7 step multilevel inverter ini di desain menggunakan Tools Matlab Simulink.*

**Kata kunci:** Tujuh level Inverter, Total Harmoic Distortion (THD)

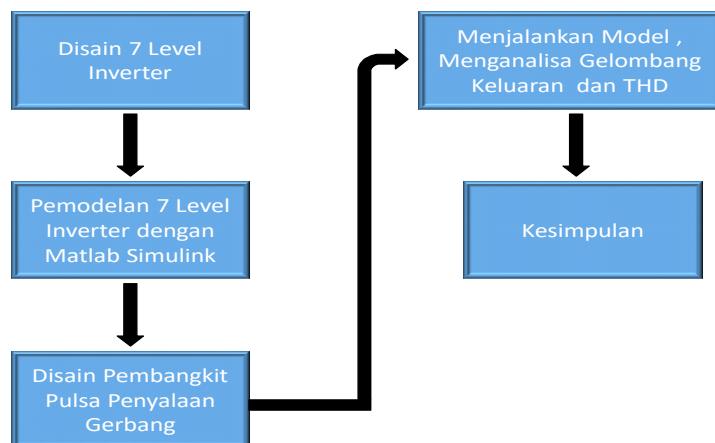
## 1. PENDAHULUAN

Sebagai salah satu produk Elektronika daya adalah Inverter atau perangkat pengubah bentuk DC ke AC menjadi bagian penting pada berbagai aplikasi penggerak motor AC yang membutuhkan pengaturan frekuensi masukan. Inverter ini memiliki bentuk dan tingkat tegangan keluaran lebih dari dua level (tiga level, lima level dan seterusnya). Level tegangan tersebut diperoleh dari kinerja saklar saklar penyusun yang dikendalikan oleh pulsa-pulsa picu dari rangkaian kendali pembangkit pulsa. Namun demikian, bentuk tegangan keluaran dari pengubah DC – AC tersebut masih memiliki kandungan harmonis atau THD (*Total Harmonic Distortion*) yang tinggi. Untuk mengurangi kandungan harmonis ini jumlah level penyusun rangkaian inverter dapat ditingkatkan dengan jumlah level yang lebih tinggi [1], [2]. Dengan demikian sebuah inverter 7 level akan memiliki kandungan harmonis yang lebih kecil jika dibandingkan dengan inverter 3 level dan 5 level inverter. Akan tetapi dengan meningkatkan jumlah level akan menaikkan pula jumlah komponen rangkaian saklar yang di perlukan. Untuk mengurangi jumlah saklar dapat di ganti dengan pemasangan *Flying Capacitor* dan *diode clamp* yang diuntai paralel dan teknik penyalaan gerbang menggunakan SPVWM (Space Vector Width Modulation) [3][4], [5], [6]. Penyalaan gerbang juga dapat dibangun dengan pendekatan Nearest Level Control (NLC) untuk mengurangi jumlah elemen pensaklaran . [7]. Sedangkan metode algoritma genetika berbasis eliminasi harmonik dapat dipertimbangkan untuk mengontrol pulsa penggerbang [8].

Penelitian terkait inverter ini sampai saat ini masih terus dilakukan. Reva Anugrah Ramdhana, membangun sebuah inverter 7 tingkat tipe asimetris yang diharapkan dapat menghemat pemakaian saklar daya. [9]. Wirsuyana, membuat UPS (Unit Power Supply) yang terdiri dari konverter DC-DC boost sebagai penaik tegangan dengan kontrol PI untuk menstabilkan tegangan keluaran konverter, dan multilevel inverter tipe dioda clamped menggunakan modulasi Phase Disposition PWM (PD-PWM) untuk mengubah tegangan DC menjadi tegangan AC (inverter) sebagai tegangan catu beban. [10]. Karunakar Rao, mengembangkan pola switching dari saklar daya menggunakan modulasi lebar pulsa subharmonik (SHPWM) atau perbandingan bentuk gelombang frekuensi tinggi pembawa segitiga dengan bentuk gelombang referensi sinusoidal untuk mengurangi THD pada rangkaian 7 level inverter.[11]. Saroj Khanal, membangun algoritma switching baru untuk konverter multilevel modular (MMC) yang secara signifikan mengurangi frekuensi switching sebuah multilevel converter yang dapat menekan THD cukup baik. [12].. Peredaman THD menjadi pokok masalah dalam rancangan sebuah multilevel inverter. Nilai (THD) dari tegangan output inverter dapat diminimalkan dengan bantuan kaskade multi-level inverter pada sumber DC yang berbeda menggunakan algoritma particle swarm optimization (PSO)[13].. Redaman THD dapat dilakukan dengan pengaturan sudut penyalaan saklar Mosfet penyusun inverter dan modulasi lebar pulsa . [14]. Pengaturan penyalaan gerbang pada sebuah inverter tingkat tiga menggunakan metode *six-step comutation* akan menghasilkan gelombang keluaran PWM (*Pulse Width Modulation*) yang berbentuk kotak dengan komutasi sebesar  $120^\circ$  [15] Jumlah saklar juga berpengaruh pada pembentukan THD, Inverter 7 tingkat dapat dibangun dengan enam buah saklar dan inverter 9 tingkat memerlukan 7 saklar multilevel inverter. [16]. Reduksi jumlah saklar inverter 7 tingkat kaskade fase tunggal dapat dengan cara menghubungkan setiap jembatan inverter ke sebuah panel surya atau sumber DC menghasilkan tegangan keluaran hampir sinusoida [17]. Sedangkan pemakaian inverter ini cukup banyak digunakan pada perindustrian daya menengah dan tinggi seperti pada filter daya aktif, perangkat FACTS [18] . Penelitian ini bertujuan membangun pemodelan dan analisis sebuah inverter tujuh tingkat dengan pengaturan sudut penyalaan gerbang menggunakan tools matlab Simulink.

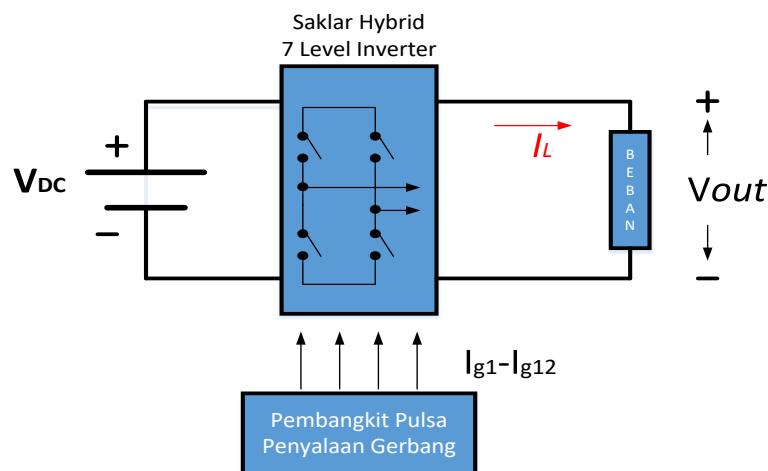
## 2. METODE/PERANCANGAN PENELITIAN

Penelitian ini dibangun dengan mendisain rangkaian inverter bersusun tiga dan di buat ke dalam simulasi pemodelan menggunakan tools matlab Simulink.



**Gambar 1.** Diagram Alur Kerja Metode Penelitian Disain Sistem

Gambar 1 merupakan alur kerja dan metode penelitian yang digunakan pada riset ini. Langkah pertama adalah merancang dan memilih jenis topologi inverter untuk menghasilkan tegangan keluaran tujuh tingkat. Tahap berikutnya adalah membuat pemodelan dari rancangan tujuh level inverter dengan tools Matlab Simulink. Fase selanjutnya mendisain pembangkit pulsa penyalaan yang digunakan untuk menggerakkan saklar saklar gerbang inverter. Langkah berikutnya menjalankan pemodelan dan menganalisa parameter gelombang tegangan keluaran dan menghitung besarnya THD (*Total Harmonic Distortion*). Bagian terakhir adalah membuat kesimpulan dari hasil analisa pengamatan gelombang maupun perhitungan perhitungan yang diperoleh untuk mendapatkan informasi teknis dan karakter disain yang dibangun.



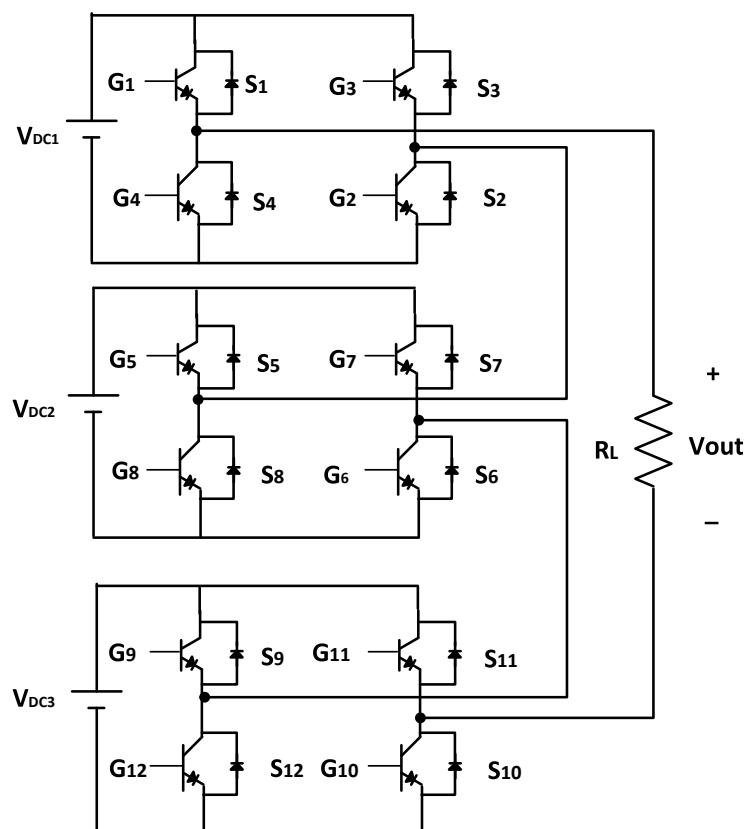
**Gambar 2.** Blok Disain Sistem Secara keseluruhan

Gambar 2 merupakan disain system secara keseluruhan , terdiri dari empat bagian utama yaitu tegangan VDC sebagai sumber tegangan catu bagi inverter sebesar 24 Volt, 3 buah susunan saklar jembatan (hybrid) transistor untuk menghasilkan pola tegangan keluaran 7 tingkat , unit pembangkit

pulsa penyalaman gerbang yang difungsikan untuk mengatur kinerja 12 saklar transistor, dan beban berupa elemen resitif.

## 2.1. Disain Inverter Tujuh Tingkat

Gambar 3 merupakan topologi rangkaian tujuh level inverter ini terdiri 3 buah unit saklar *H-Bridge switching* yang disusun bertingkat. Masing masing untai *H-Bridge* memiliki 4 buah saklar *solid state* transistor  $S_1$  sampai dengan  $S_4$  untuk rangkaian *H-Bridge* tingkat pertama.  $S_5$  sama  $S_8$  untuk untai *H-Bridge* tingkat kedua dan  $S_9$  sampai dengan  $S_{12}$  merupakan untai *H-Bridge* pada tingkat yang ketiga. Semua saklar dilengkapi dengan diode anti parallel untuk mengantisipasi beban yang bersifat induktif dengan tujuan membuang tegangan imbas induktif atau dengan kata lain diode anti parallel ini merupakan jalur untuk arus beban induktif puncak disaat saklar di matikan.  $G_1$  sampai dengan  $G_{12}$  merupakan jalur pulsa picu untuk memberikan penyalaman agar transistor tersebut bekerja. Pulsa picu untuk masing masing transistor diperoleh dari unit pembangkit sinyal pulsa. Tegangan masukan  $V_{DC1}$ ,  $V_{DC2}$ ,  $V_{DC3}$  merupakan tegangan sumber bagi rangkaian saklar jembatan transistor.



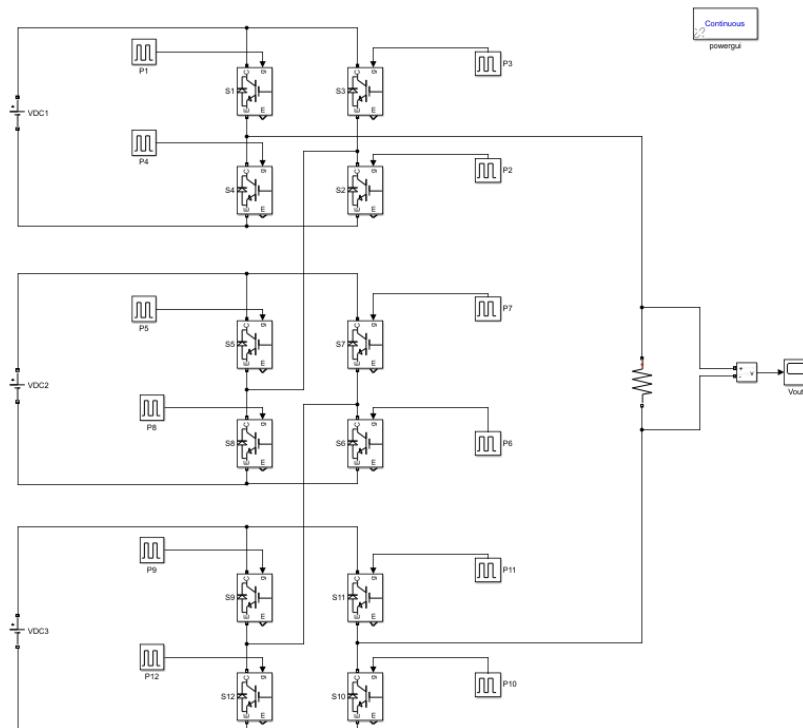
Gambar 3. Rangkaian Susun Saklar Hybrid 7 Level Inverter

Masukan tegangan masing masing untai *H-Bridge* di set pada level 24 Volt yang akan di ubah menjadi tegangan yang mendekati sinusoida sebesar tujuh level dengan amplitude 50volt Vpp. Karakter tegangan keluaran dari rangkaian multilevel inverter ini sangat ditentukan oleh sinyal sinyal picu tersebut. Untuk menentukan jumlah level tegangan keluaran susunan dapat ditentukan dengan persamaan sebagai berikut :

$$(N) = \frac{(m - 1)}{2} \quad (1)$$

N= Jumlah untai H-Bridge saklar

m = Jumlah level tegangan output

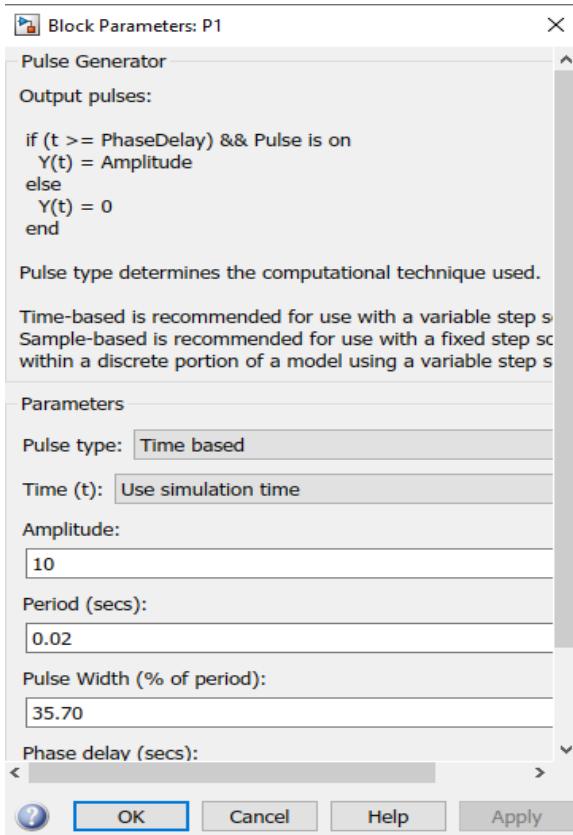


Gambar 4. Pemodelan Rangkaian 7 Step Inverter

Gambar 4 merupakan disain pemodelan inverter 7 tingkat menggunakan tools matlab Simulink. Sehingga untuk tujuh tingkat tegangan keluaran diperlukan tiga buah susunan bertingkat saklar jembatan transistor.

## 2.2. Pembangkit Pulsa Penyalakan Gerbang

Untuk mengatur kinerja 12 saklar inverter diperlukan 12 deretan pulsa dengan amplitudo dan frekuensi tertentu. Tiap tiap saklar dipicu dengan pulsa yang memiliki fasa berlainan namun mempunyai amplitudo dan frekuensi yang sama. Pulsa pulsa ini dibangun pada sebuah menu isian pembangkit pulsa pada library Simulink Matlab.



Gambar 5. Perhitungan dan Pembangkitan Pulsa Penyalaan Gerbang

Gambar 5 merupakan kalkulasi lebar pulsa dan perbedaan fasa dari pulsa penyalaan untuk mengatur kinerja saklar solid state gerbang G<sub>1</sub> sampai G<sub>12</sub> rangkaian multilevel inverter 7 tingkat. Deretan pulsa ini memiliki lebar pulsa tertentu dengan frekuensi 50 Hz. Masing masing gerbang penyalaan disulut oleh pulsa sulut yang memiliki beda fasa penyulutan sebesar 25.71°. Sudut sulut  $\alpha$  untuk masing gerbang saklar tersebut dapat dihitung dengan:

$$\alpha_i = i \cdot \frac{180^\circ}{m} \quad (2)$$

dimana  $i = 1, 2, 3, \dots, \frac{m-1}{2}$

Tabel 1. Kinerja Saklar Inverter H-Bridge Tujuh Tingkat Multilevel Inverter

Tegangan Output	S <sub>1</sub>	S <sub>2</sub>	S <sub>3</sub>	S <sub>4</sub>	S <sub>5</sub>	S <sub>6</sub>	S <sub>7</sub>	S <sub>8</sub>	S <sub>9</sub>	S <sub>10</sub>	S <sub>11</sub>	S <sub>12</sub>
+3V <sub>DC</sub>	1	1	0	0	1	1	0	0	1	1	0	0
+2V <sub>DC</sub>	1	1	0	0	1	1	0	0	0	1	0	1
+1V <sub>DC</sub>	1	1	0	0	0	1	0	1	0	1	0	1
0 V <sub>DC</sub>	0	1	0	1	0	1	0	1	0	1	0	1
	1	0	1	0	1	0	1	0	1	0	1	0
-1 V <sub>DC</sub>	0	0	1	1	1	0	1	0	1	0	1	0
-2 V <sub>DC</sub>	0	0	1	1	0	0	1	1	1	0	1	0
-3 V <sub>DC</sub>	0	0	1	1	0	0	1	1	0	0	1	1

Table 2 merupakan kinerja saklar saklar S1 – S12 9 (1 = ON dan 0 = OFF) pada 7 tingkat multilevel inverter yang akan menentukan tingkat tegangan output inverter. Nilai tegangan keluaran puncak maksimum sebesar 3x VDC dan tegangan puncak minimumnya adalah – 3 Vpp.

### 2.3. Index Total Harmonic Distortion (THD)

Gelombang tegangan keluaran dari tujuh level inverter multilevel ini berupa pulsa persegi yang dirancang mendekati gelombang sinuoida. Karena gelombang ini tidak sinus murni Dengan demikian tegangan keluaran ini mengandung komponen harmonis yakni gelombang sinusoidal terdistorsi oleh komponen gelombang sinusoida yang memiliki frekuensi kelipatan bulat dari frekuensi dasarnya. Ukuran cacat gelombang tegangan dan arus dapat dinyatakan dengan Total Harmonic Distortion (THD) dengan persamaan [19] :

$$V_{THD} = \frac{\sum_h \sqrt{V_h^2}}{V_1} \times 100\% \quad (3)$$

$$I_{THD} = \frac{\sum_h \sqrt{I_h^2}}{I_1} \times 100\% \quad (4)$$

## 3. HASIL DAN PEMBAHASAN

### 3.1. Hasil Simulasi dan Analisa Gelombang Tegangan Keluaran 7 Level Inverter

Tegangan keluaran dari 7 step multilevel inverter ini di peroleh dari Vout tegangan pada  $R_L$  yang akan memberikan tujuh level tegangan berbentuk pulsa persegi yang mendekati sinusoidal. Terdapat 3 buah sumber tegangan searah DC yakni  $V_{DC1}$ ,  $V_{DC2}$  dan  $V_{DC3}$  yang menjadi sumber masukan dari rangkaian H-Bridge multilevel inverter. Semua sumber tegangan tersebut masing masing sebesar 24 V. Beda tegangan keluaran hasil simulasi berupa pulsa pulsa persegi dengan level tegangan 0 V, 24 V, 48 V, 72 V, 0 V, -24 V, -48V dan – 72 V. Nampak pada gambar 6 bentuk tegangan keluaran pulsa persegi memiliki tujuh level atau aras tegangan. Prosantase waktu periode saat saklar saklar ON untuk masing masing level tegangan keluaran dapat dihitung sebagai berikut :

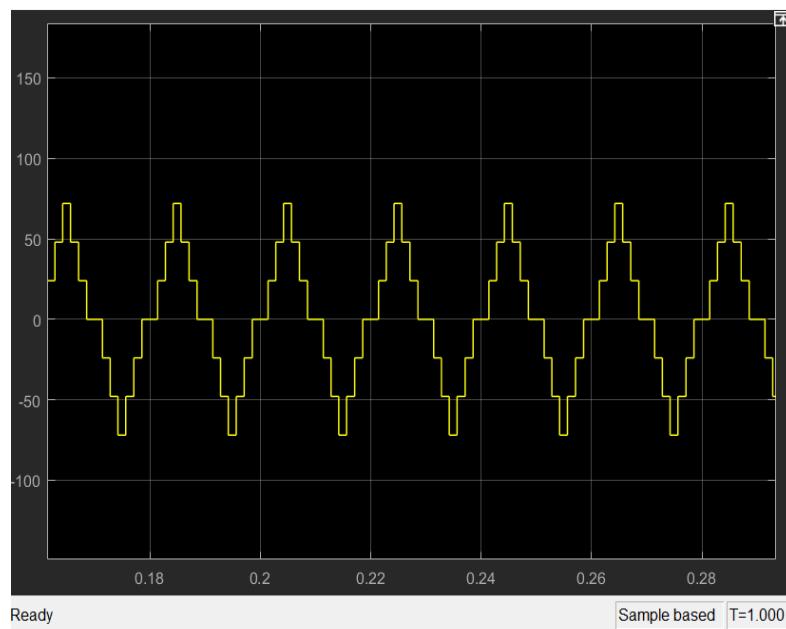
$$T_{waktu\ ON} = \frac{\sum t_{on} d\theta}{360^\circ} \times 100\% \quad (5)$$

Sebagai contoh untuk periode waktu tegangan keluaran pada level 1 V, saklar saklar yang berada pada kondisi ON S1, S2, S6 dan S10 berada pada interval waktu penyulutan  $51,42^\circ$  sampai  $154,29^\circ$  atau terjadi saat setengah periode positif dengan Panjang periode  $t_{on}$  sama dengan = 5 skala waktu. Jarak sudut sulut masing masing saklar sebesar  $d\theta = 25,71^\circ$  Sehingga prosentase waktu hidup atau ON saklar saklar tersebut sebesar:

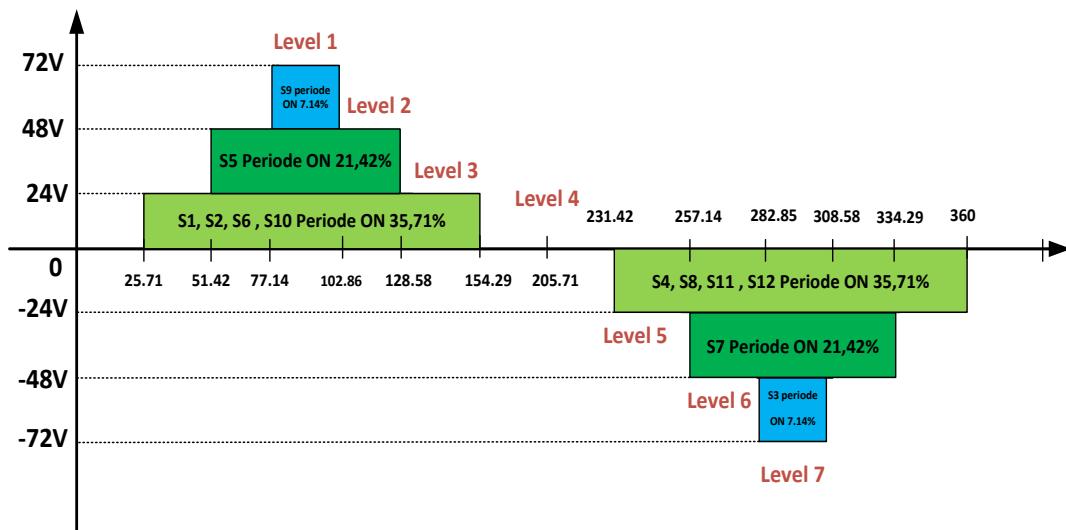
$$T_{waktu\ ON} = \frac{5.25.71}{360^\circ} \times 100\%$$

$$T_{waktu\ ON} = 35,71\%$$

Dengan cara yang sama prosentase periode waktu penyalaan masing masing saklar dapat di lihat pada table 1 dan gambar 6.



Gambar 6. Hasil Simulasi Tegangan Keluaran 7 Step Inverter

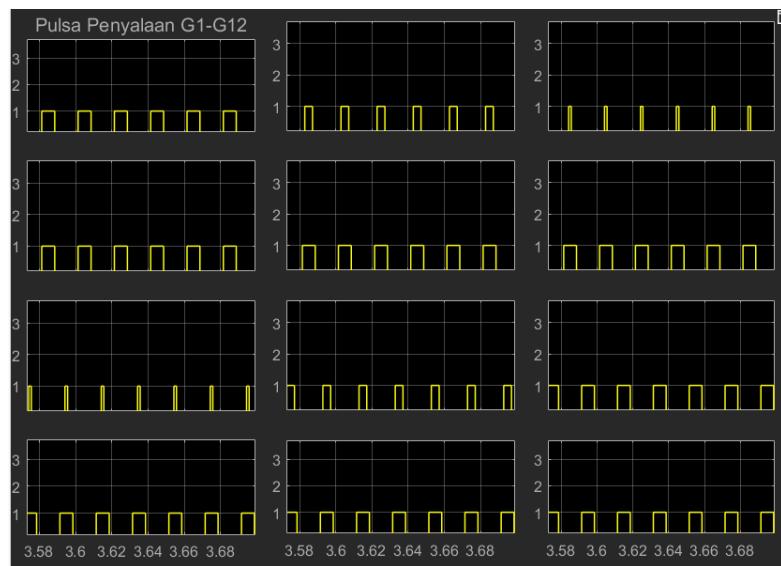


Gambar 7. Periode waktu ON Tiap Saklar Tujuh Level Inverter

Gambar 7 merupakan periode waktu hidup masing saklar jembatan yang dapat membentuk 7 tingkat tegangan keluaran. Pola tegangan keluaran tampak memiliki bentuk hampir sinusoida namun masih memiliki ripple. Ripple ini yang akan menentukan nilai kandungan THD pada tegangan keluaran.

### 3.2. Hasil Simulasi dan Analisa Gelombang Pulsa Penyalaan Gerbang

Deretan pulsa gerbang penyulutan saklar ( $I_{G1} - I_{G12}$ ) memiliki pola berupa gelombang pulsa yang mempunya amplitude 1 V dan lebar pulsa yang berbeda. Tampak pada gambar 8 adalah pulsa penyalaan untuk saklar transistor  $T_1 - T_{12}$  rangkaian 7 level inverter yang di bangun.



**Gambar 8.** Deretan Pulsa Penyalaan Saklar  $T_1 - T_{12}$

Dalam satu periode akan terdapat tujuh step level tegangan. Maka dengan menggunakan persamaan 2 lebar sudut sulut antara saklar pertama dengan saklar berikutnya, akan berjarak ( $\alpha_n$ ) :

$$\alpha = \frac{180^\circ}{7} = 25.71^\circ$$

Pada interval setengah periode, level 0volt penyulutan gerbang saklar terjadi diantara  $\alpha_1$  sampai dengan  $\alpha_2$  dan  $\alpha_7$  sampai dengan  $\alpha_8$  sehingga besarnya sudut sulut pada level 0 pertama dapat dihitung sebagai berikut:

$$\alpha_1 = 1 \cdot \frac{180}{7} = 25.71^\circ$$

$$\alpha_2 = 2 \cdot \frac{180}{7} = 51.42^\circ \text{ dan seterusnya}$$

Dengan cara yang sama maka besarnya susud sulut pada tiap tiap level tegangan dapat direpresentasikan pada tabel 2.

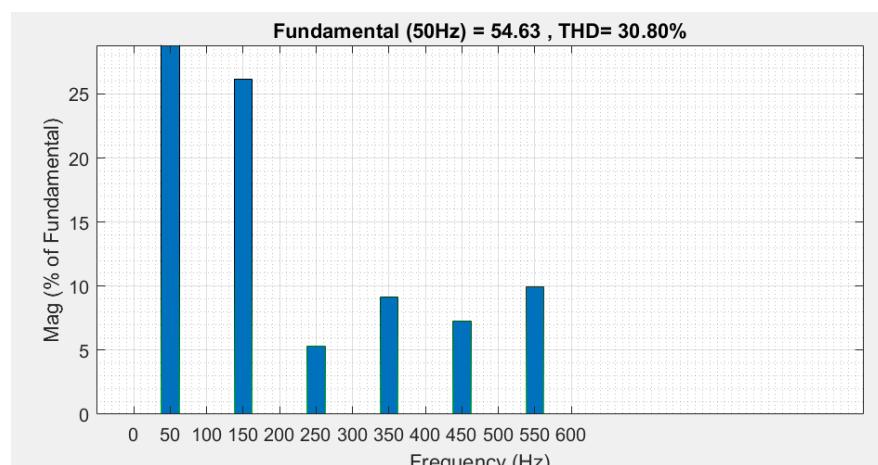
**Tabel 2.** Diagram Pewaktuan, Sudud Sulut Gerbang Saklar dan Level Tegangan Keluaran

Level	0	V	2V	3V	2V	V	0	-V	-2V	-3V	-2V	-V	0
Sudud Sulut	25.71°	51.42°	77.14°	102.86°	128.58°	154.29°	205.71°	231.42°	257.14°	282.85°	308.58°	334.29°	360°
Waktu (s)	0.0014	0.0028	0.0042	0.0057	0.0071	0.0085	0.0114	0.0128	0.0142	0.0157	0.0171	0.0185	0.02
S1,S2, S6, S10		ON	ON	ON	ON	ON							
S5			ON	ON	ON								
S9				ON									
S4,S8, S11,S12								ON	ON	ON	ON	ON	
S7									ON	ON	ON		
S3										ON			

Tabel 2 menjelaskan perhitungan lebar pulsa dan sudut sulut  $\alpha_1 - \alpha_{12}$  penyalaan tiap tiap gerbang saklar  $G_1 - G_{12}$ . Pola kinerja (ON dan OFF) dari tiap saklar akan menentukan level tegangan keluaran inverter sebanyak 7 tingkat

### 3.3. Analisa THD (Total Harmonic Distortion)

Dengan menggunakan persamaan 3, kandungan THD dapat ditampilkan pada simulasi Simulink Matlab. Tampak pada gambar 9 nilai THD tegangan keluaran 7 level inverter sebesar 30,80 %. Nilai ini masih cukup tinggi. Amplitudo sinyal pengganggu terdapat pada frekuensi 150 Hz, 250 Hz, 350 Hz, 450 Hz dan 550 Hz atau pada orde ganjil ke 3, 5, 7, 9 dan seterusnya dari frekuensi dasarnya (50 Hz). Nilai THD dipengaruhi oleh bentuk pulsa penyalaan saklar.



Gambar 9. Indeks THD Rangkaian 7 Step Inverter

## 4. KESIMPULAN DAN SARAN

Inverter 7 tingkat dibangun dengan 3 buah rangkaian jembatan transistor disusun bertingkat disuplai 3 buah masukan tegangan VDC yang bernilai sama pada tiap tiap untai jembatan. Level tegangan keluaran di tentukan oleh kinerja saklar inverter yang di nyalakan oleh tiap tiap pulsa gerbang dengan sudut penyulutan tertentu. Lebar pulsa penyalaan menentukan bentuk gelombang tegangan keluaran, dan Total Harmonic Distortion (THD). Hasil simulasi system menunjukan Nilai THD sebesar 30,80% hal ini menjelaskan bahwa nilai tersebut masih tinggi sehingga di perlukan pemilihan system penggerbangan saklar inverter yang lebih efektif misalnya dengan menggunakan PWM (Pulse Width Modulation) atau SVPWM (Space Vector Pulse Width Modulation). Frekuensi harmonis terjadi pada orde ganjil (3,5,7 dan seterusnya), sehingga untuk menurunkan nilai THD dapat juga dilakukan dengan memasang filter yang di tala pada frekuensi orde tersebut.

## DAFTAR PUSTAKA

- [1] R. Arulmozhiyal, M. Murali, and K. R. Manjeri, “Design and Analysis of 7 Level Multilevel Inverter for Industrial Applications,” Turkish J. Comput. Math. Educ., vol. 12, no. 9, pp. 2777–2781, 2021.
- [2] I. Husnaini, Asnil, Habibullah, and Krismadinata, “Komparasi Multilevel Inverter Satu Fasa,” J. EECCIS, vol. 13, no. 2, pp. 95–99, 2019.
- [3] N. Pawar, V. K. Tayal, and P. Choudekar, “Design of Flying Capacitor Multilevel Inverter for Solar Energy Applications,” E3S Web Conf., vol. 184, pp. 4–8, 2020, doi: 10.1051/e3sconf/202018401035.

- [4] C. Tjokro, T. B. K, and C. Christian, "Rancangan Simulasi Inverter 7 - Tingkat Tipe Flying Capacitor untuk Aplikasi PLTS Mandiri Energi Bersih Dan Terbarukan," 2017.
- [5] Y. Lei et al., "A 2-kW Single-Phase Seven-Level Flying Capacitor Multilevel Inverter with an Active Energy Buffer," *IEEE Trans. Power Electron.*, vol. 32, no. 11, pp. 8570–8581, 2017, doi: 10.1109/TPEL.2017.2650140.
- [6] H. Matalata and I. Hamid, "Tingkat Satu Fasa Tipe Diode Clamped Dengan Mereduksi Komponen Saklar Daya," no. 3, 2016.
- [7] M. Wasiq et al., "Design and validation of a reduced switching components step-up multilevel inverter (Rscs-mli)," *Processes*, vol. 9, no. 11, 2021, doi: 10.3390/pr9111948.
- [8] Y. Gopal, D. Birla, and M. Lalwani, "Reduced switches multilevel inverter integration with boost converters in photovoltaic system," *SN Appl. Sci.*, vol. 2, no. 1, pp. 1–15, 2020, doi: 10.1007/s42452-019-1848-7.
- [9] R. U. H. Wicaksono, "Rancangan dan Implementasi Satu Fasa Inverter 7-Tingkat Menggunakan Mikrokontroller Arduino Uno," *Pros. Semin. Nas. Tek. Elektro*, vol. 5, pp. 28–33, 2020.
- [10] M. Inverter, "Desain dan Simulasi UPS Multilevel Inverter Dengan Metode Modulasi Phase," vol. 23, no. 1, pp. 63–74, 2020, doi: 10.18196/st.231256.
- [11] B. K. Karunakar Rao and K. Vaisakh, "Crucial voltage identification of a seven level multilevel inverters using AMM for microgrid applications," *Int. J. Innov. Technol. Explor. Eng.*, vol. 8, no. 10, pp. 4604–4612, 2019, doi: 10.35940/ijitee.J1083.0881019.
- [12] S. Khanal and V. R. Disfani, "Reduced Switching-Frequency Modulation Design for Model Predictive Control Based Modular Multilevel Converters," *2019 IEEE 2nd Int. Conf. Renew. Energy Power Eng. REPE 2019*, pp. 1–5, 2019, doi: 10.1109/REPE48501.2019.9025122.
- [13] R. Mohanty, D. Chatterjee, and G. Sengupta, "Design of PSO based cascaded multilevel inverter with unequal DC sources," *Int. J. Eng. Technol.*, vol. 7, no. 4, pp. 7–10, 2018, doi: 10.14419/ijet.v7i4.38.24310.
- [14] J. A. Gallardo, J. L. Diaz, and A. Pardo, "Design and Evaluation of a Single-Phase Modular Multilevel Inverter," vol. 2, no. c, pp. 30–36, 2017.
- [15] Sutedjo, O. A. Qudsi, Suhariningsih, and D. S. Yanaratri, "DESAIN DAN IMPLEMENTASI SIX-STEP COMUTATION PADA SISTEM KONTROL MOTOR BLDC 1 , 5 kW," vol. 3, pp. 261–273, 2017.
- [16] S. P and D. U. R. P, "Design Of 7 & 9 Level Inverter & DC-DC Converter With Less Switches for Solar Power Utilities," *Int. J. Eng. Technol.*, vol. 9, no. 3S, pp. 286–291, 2017, doi: 10.21817/ijet/2017/v9i3/170903s045.
- [17] R. Tamrakar and M. Prades, "DESIGN AND SIMULATION ANALYSIS OF SEVEN LEVEL CASCADED GRID CONNECTED," vol. 1, no. 8, pp. 37–47, 2016.
- [18] S. Kumari and S. Y. Kumar, "Design and control of multilevel inverter topologies for industrial applications," *Int. J. Mech. Eng. Technol.*, vol. 8, no. 6, pp. 107–116, 2017.
- [19] L. R. Aliyan, R. N. Hasanah, and M. A. Muslim, "Desain Inverter Tiga Fasa dengan Minimum Total Harmonic Distortion Menggunakan Metode SPWM," *J. EECCIS*, vol. 8, no. 1, pp. 79–84, 2014.